# 第四章 集成电路分析

TCL HiD 背投彩电 HW42B28 整机共使用了 33 块集成电路,分别用于主板、扫描板、会聚板、数字板、CRT 板。

主板运用集成块芯片: 电源处理 IC801(KA5Q1265)、三端离线脉宽调制翻转开关 TOP209(IC840)、 光电耦合器 IC802-A/B、IC807-A/B、场处理电路 IC301(TDA8177)、双运算放大器 NJM4560(IC401)、 伴音功放 IC601(TDA7264);

扫描板运用集成芯片: 会聚功放 IC8201~IC8202 (STK392-040)、重低音功放 IC8601 (TDA7490); 会聚板运用集成芯片: 单片数字会聚处理芯片 IC1 (FH0067)、微处理器 IC2 (P89C61X2)、32K存储器 IC3 (M24C323)、帧存储器 IC4 (IS61C256AH-15)、双运算放大器 IC5~IC7 (TL084C);

数字板运用集成芯片: MCU+VCD+伴音处理 UD1(TDA12063H)、TV/PC RGB 信号切换处理电路 UD18 (P15V330)、数字处理器 UD7 (MST5C16)、3.3V 稳压器 UD6/UD17/UD9 (1117-3.3V)、1.8V 稳压器 UD21/UD22/UD8 (1117-1.8V)、时钟发生器 UD12 (S36380)、IIC 总线选择开关 UD20 (74BT3257)、帧存储器 UD4/UD5 (HY57V161620)、显示处理 UD10 (TDA9330H)。

CRT 板运用集成块芯片: 三块视频输出放大器 TDA6120Q 分别用于 IC7801、IC7901、IC7701。

## 主板运用集成块芯片介绍

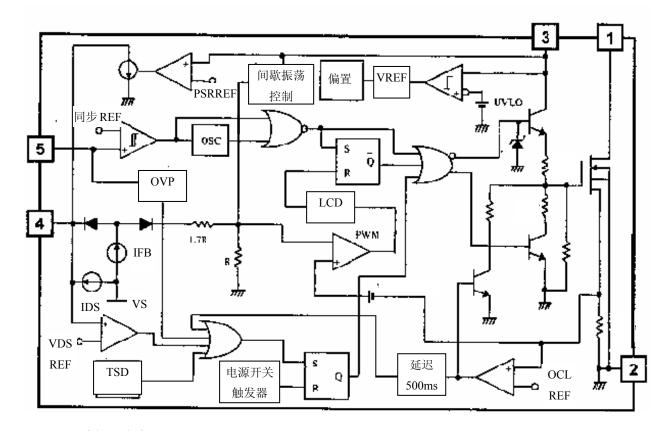
# 第一节 电源控制集成电路 KA5Q1265

#### 1、概述

KA5Q1265 是 FAIRCHILD 公司生产的电源控制处理器,Fairchild 电源开关广泛应用于各种设备的电源电路,如彩色电视机、打印机、电脑、显示器、充电器和交流适配器。KA3S 系列 Fairchild 电源开关 (SPS) 最先应用彩色电视机。

- 2、特点:
- \* 待机状态处于间歇振荡
- \* 采用脉宽调制 (PWM) 控制方法来实现固定频率切换
- \* 待机功耗很低, 在230Vac 时少于2W。
- \* 可变频率、准谐振切换、电流模式控制、内置次级调整功能
- \* 脉冲串过电流保护
- \* 自动重起功能
- \* 过电压保护
- \* 过载保护
- \* 过热保护
- \* 过电流锁存

#### 3、内部组成方框图



#### 4、IC 功能引脚介绍

引脚	符号	功能
1	DRAIN	内接 MOSFET 管漏极 D
2	GND	地
3	VCC	供电
4	FB	反馈
5	SYNC	同步

# 第二节 三端离线脉宽度调制翻转开关TOP209

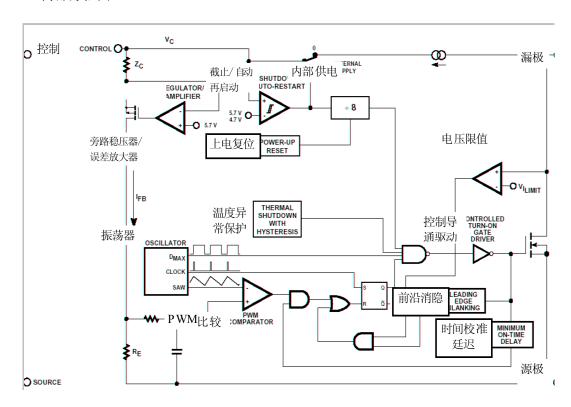
#### 一、简介

该电路为经济型的功率应用转换开关,回扫效率 80%以上,具有系统标准故障保护特性,实现全部脱机开关控制系统需要的功能:高压 N 沟道电源 MOSFET 管作门控制驱动,带完善的振荡器的电压脉冲宽度调制控制器和高电压偏移电路的启动。

#### 二、特点

- ★经济型低功率应用转换开关
- ★回扫效率 80 %以上的集成电路布局技术
- ★使产品快速投入市场的简化设计
- ★ 系统标准故障保护特特性

#### 三、内部方框图



四、引脚功能及维修数据

序号	符号	功能	直流电压(V)
1	SOURCE	内置开关管源极	0
2	NC	空脚	0
3	NC	空脚	0
4	FB	反馈控制输入	5.72
5	DRAIN	内置开关管漏极	280
6	NC	空脚	0
7	NC	空脚	0
8	SOURCE	内置开关管源极	0

## 附录:

TDA8177 集成电路介绍详见 TCL 彩色电视机集成电路数据手册 136 页。 TDA7264 集成电路介绍详见 TCL 彩色电视机集成电路数据手册 126 页。

## 扫描板板运用集成块芯片介绍

## 附录:

STK392-040 集成电路介绍详见 TCL-HiD432 背投维修手册第 23 页。

# 会聚板板运用集成块芯片介绍

# 第一节 单片数字会聚处理芯片

IC1 是整个会聚电路的核心。它采用方禾公司专为投影产品开发的全数字处理会聚校正控制集成电

路 FH0067。它利用有限个特征点的会聚数据,通过特定的数学算法得到对整个屏幕的会聚调整数据最后输出。

#### 特点:

- 1、6 通道/16 位会聚输出 DAC;
- 2、1 通道 6 位 DAC, 输出水平和垂直动态聚焦信号;
- 3、光反馈回路,通过装配光学感应器在电视机里面,能有效地实现自动会聚;
- 4、电反馈回路,能有效消除元件老化影响;
- 5、9X11或11X11调整指点;
- 6、并口控制, 非 IIC 总线控制, 可实现更快的传输速度;
- 7、与外接 CPU 通信、控制该芯片的各个工作状态,如系统复位,调整、保存会聚数据,会聚数据 MUTE 等。
- 8、由视频信号分离出来的行、场同步信号(HS、VS)输入到会聚系统中做为锁相环、时序分配及 OSD 发生的基本信号,产生同主画面同频同相的同步信号给 TEST PATTERN (测试信号产生模块);
- 9、内置粗调、细调会聚校正所使用的各种波形发生器、动态聚焦及锯齿波发生的 D/A 转换器、数字信号处理器、水平/垂直控制电路、PWM 波形及时钟控制电路等。
- 10、5V 电压供电。

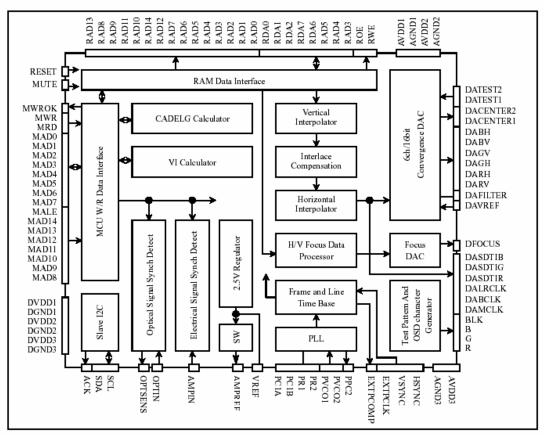
#### IC 管脚功能

序号	类型	I/0	功能
92	Supply	-	5V 数字电路供电
54	Supply	-	5V 数字电路供电
26	Supply	-	5V 数字电路供电
93	Supply	-	数字电路地
53	Supply	-	数字电路地
27	Supply	-	数字电路地
80	CMOS	I	复位控制
81	CMOS	О	低位写或读的信号
82	CMOS	I	连接到 CPU 的写数据
83	CMOS	I	连接到 CPU 的读数据
84			
85			
86			连接到CPU寻址外接的SRAM存储器交换数据
87	CMOS	I/O	
88			
89			
90			
91			
94	CMOS	I	连接到 CPU 的锁存数据
95			
96			
97			
98	CMOS	I	连接到 CPU 的外接 SRAM 存储器的地址
99			
100			
1			
8	CMOS	О	到 CPU 的握手信号
	92 54 26 93 53 27 80 81 82 83 84 85 86 87 88 89 90 91 94 95 96 97 98 99 100 1	92 Supply 54 Supply 26 Supply 93 Supply 53 Supply 27 Supply 80 CMOS 81 CMOS 82 CMOS 83 CMOS 84 85 86 87 CMOS 88 89 90 91 94 CMOS 95 96 97 98 CMOS	92         Supply         -           54         Supply         -           26         Supply         -           93         Supply         -           53         Supply         -           27         Supply         -           80         CMOS         I           81         CMOS         O           82         CMOS         I           83         CMOS         I           84         85         86           87         CMOS         I/O           88         89         90           91         94         CMOS         I           95         96         97           98         CMOS         I           99         100         1           1         1         1

SDA	9	CMOS	I/O	数据线
SCL	10	CMOS	I/O	时钟线
MUTE	15	CMOS	I	高电平时,会聚输出为零
RAM_DA0	64			
RAM DA1	63			
RAM_DA2	62			
RAM_DA3	57	CMOS	I/O	连接到 SRAM 存储器,存取外面的数据
RAM_DA4	58			
RAM_DA5	59			
RAM_DA6	60			
RAM_DA7	61			
RAM_OE	56	CMOS	О	连接到 SRAM 存储器,低位输出
RAM_WE	55	CMOS	О	连接到 SRAM 存储器,低位写数据输出
RAM_AD0	65			
RAM_AD1	66			
RAM_AD2	67			
RAM_AD3	68			
RAM_AD4	69			
RAM_AD5	70			
RAM_AD6	71	CMOS	О	连接到 SRAM 存储器与 SRAM 存储器的地址相
RAM_AD7	72			连接
RAM_AD8	78			
RAM_AD9	77			
RAM_AD10	75			连接到 SRAM 存储器与 SRAM 存储器的地址相
RAM_AD11	76			连接
RAM_AD12	73			
RAM_AD13	79			
RAM_AD14	74			
OPT_IN	2	CMOS	I	光感应器的信号输入到会聚系统
OPT_PWM	3	CMOS	О	PWM 信号调整输出,控制光感应器的灵敏度
AMP_IN	52	CMOS	I	会聚信号运算放大反馈信号输入
AMP_REF	51	Analog	0	输出会聚的调整界面
VREF	16	Analog	-	2.5V 参靠
DATEST1	39	CMOS	I	接地
DATEST2	40	CMOS	I	接地
DA_MCLK	30	CMOS	О	连接到 6 通道 DAC 的主时钟
DA_BCLK	31	CMOS	O	连接到 6 通道 DAC 的位时钟
DA_LRCLK	32	CMOS	О	连接到 6 通道 DAC 的左/右时钟
DA_R	33	CMOS	О	外部 DAC 接口
DA_G	34	CMOS	О	外部 DAC 接口
DA_B	35	CMOS	О	外部 DAC 接口
DAFILTER	43	Analog	-	外接滤波电容
DAVREF	29	Analog	I	内部 DAC 5V 参考电压
DARH	40	Analog	О	内部 DAC 输出
DARV	38	Analog	О	内部 DAC 输出
DAGH	42	Analog	О	内部 DAC 输出

DAGV	44	Analog	0	内部 DAC 输出
DABH	50	Analog	0	内部 DAC 输出
DABV	48	Analog	0	内部 DAC 输出
DACENTER1	41	Analog	0	DAC 中点电压输出 1
DACENTER2	45	Analog	0	DAC 中点电压输出 2
OSD R	43	CMOS	0	屏显字符红基色
			0	展显字符绿基色 屏显字符绿基色
OSD_G	5	CMOS		
OSD_B	6	CMOS	0	屏显字符蓝基色
OSD_Blank	7	CMOS	О	屏显字符消隐信号
VSYNC	13	CMOS	I	TV 场消隐信号输入
HSYNC	14	CMOS	I	TV 水平消隐信号输入
DF	28	Analog	О	模拟的垂直、水平动态聚焦信号输出
AVDD1	37	Supply	-	5V 模拟电路供电
AVDD2	46	Supply	-	5V 模拟电路供电
AVDD3	19	Supply	-	5V 模拟电路供电
AGND1	36	Supply	-	模拟电路地
AGND2	47	Supply	-	模拟电路地
AGND3	20	Supply	-	模拟电路地
VREF	33	Analog	-	2.5V 参考电压,控制 0.1uF 电容到地
PLL_C1A	17	Analog	-	锁相环振荡外接电容
PLL_C1B	18			
PLL_VCO1	23	Analog	I	锁相环压控振荡电压输入
PLL_VCO2	24			
PLLR1	21	Analog	-	锁相环振荡外接电阻
PLLR2	22			
PLL_PC2	25	CMOS	О	锁相环相位控制输出
PLL_COMP	11	CMOS	I	外接锁相环消隐信号输出
EXTPCLK	12	CMOS	I	外接锁相环压控振荡信号输入

FH0067 内部框图如下图所示:



FH0067 内部框图

# 第二节 微处理器

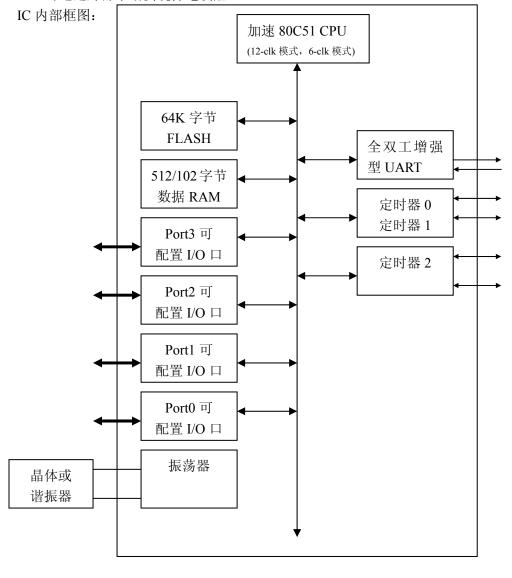
IC2(P89C61X2)是一个 CPU。P89C61X2 器件采用高性能的静态 80C51 设计。以先进的 CMOS 工艺制造并包含非易失性 Flash 程序存储器,可通过并行编程或系统编程(ISP)的方式进行编程。支持 6时钟和 12 时钟模式。

P89C61X2 分别包含 512 字节和 1024 字节 RAM、32 个 I/O 口、3 个 16 位定时/计数器、6 中断源 -4 中断优先级一嵌套的中断结构、1 个增强型 UART、看门狗定时器以及片内振荡器和时钟电路。

此外,器件的静态设计使其具有非常宽的频率范围,甚至可低至零。具有两个软件可选的节电模式一空闲模式和掉电模式。空闲模式冻结 CPU 的运行,但允许 RAM、定时器、串口和中断系统继续保持其功能。掉电模式保持 RAM 的内容,但冻结振荡器,这样使其它片内功能都停止工作。由于是静态设计,时钟停止而不会使用户数据丢失。操作可以从时钟停止点恢复运行。特性:

- 80C51 中央处理单元
  - -64K 字节 Flash 存储器
  - -512 字节 RAM (P89C60X2)
  - -1024 字节 RAM (P89C61X2)
  - 一布尔处理器
  - -全静态操作
- 具有在系统编程(ISP)功能的片内 FLASH 程序存储器
- 每个机器周期为12个时钟周期,可选6时钟模式(通过软件或并行编程器)
- 存储器寻址范围-64K 字节 ROM 和 64K 字节 RAM

- 节电模式
  - 一时钟可停止和恢复
  - 一空模式
  - 一掉电模式
- 两个速度范围:
  - -6 时钟模式时, 0~20MHz
  - -12 时钟模式时, 0~33MHz
- LQFP 和 PLCC 封装
- 双 DPTR 寄存器
- 3 个保密位
- 4个中断优先级
- 6个中断源
- 4个8位I/O口
- 全双工增强型 UART
  - 一帧错误检测
  - 一自动地址识别
- 3个定时/计数器
- 看门狗定时器
- 可编程时钟输出
- 异步端口复位
- 低 EMI (禁止 ALE, 6 时钟模式)
- 可通过外部中断实现掉电唤醒



## IC 管脚描述

名称 名称	脚号	类型	功能
Vss	22 44	I	地: 0V 参考点 电源:提供掉电、空闲、正常工作电压
Vcc	44	1	中源: 提供掉电、至內、止吊工作电压 P0 口: P0 口是开漏双向口,可向其写入 1 使其状态为悬浮,
			用作高阻输入。P0 也可以在访问外部程序存储器时作地址的低
P0.0-0.7	43-36	I/O	字节,在访问外部数据存储器时作数据总线,此时通过内部强
1 0.0-0.7	43-30	1/0	上拉传送1。
	2-9	I/O	P1 口: P1 口是带内部上拉的双向 I/O, 向 P1 口写入 1 时, P1
	2 )	1/0	口被内部上拉为高电平,可用作输入口。当作为输入脚时,被
			外部低拉的 P1 口会因为内部上拉而输出电流(见 DC 电气特
P1.0-1.7			性)。P1 口第 2 功能:
	2	I/O	T2(P1.0): 定时/计数器 2 的外部技术输入/时钟输出
	3	I	T2 (P1.0): 定时/计数器重装载/捕捉/方向控制
			P2 口: P2 口是带内部上拉的双向 I/O 口,向 P2 口写入 1 时,
			P2 口被猎捕上拉为高电平,可用作输入口。当作为输入脚时,
			被外部拉低的 P2 口会因为内部上拉而输出电流(见 DC 电气特
			性)。在访问外部程序存储器和外部数据时分别作为地址高位
P2.0-2.7	24-31	I/O	字节和 16 位地址(MOVX @DPTR),此时通过内部强上拉传
			送 1。当使用 8 位寻址方式 (MOV @Ri) 访问外部数据存储器
			时,P2 口发送P2 特殊功能寄存器的内容。
			P2.7 在编程/擦除时必须为"1"
	11,	I/O	P3 口: P3 口是带内部上拉的双向 I/O 口,向 P3 口写入 1 时,
	13-19		P3 口被内部上拉为高电平,可用作输入口。当作为输入脚时,
			被外部拉低的 P3 口因为内部上拉而输出电流(见 DC 电气特
			性)。P89C51X2 的 P3 口脚具有以下特殊功能:
	1.1	т	RxD (p3.0): 串行输入口
P3.0-3.7	11	I O	TxD (p3.1): 串行输出口
P3.0-3.7	13 14	I	INT0 (p3.2): 外部中断 0 INT0 (p3.3): 外部中断
	15	I	T0 (p3.4): 定时器 0 外部输入
	16	I	T1 (p3.5): 定时器 1 外部输入
	17	I	WR (p3.6): 外部数据存储器写信号
	18	I	RD (p3.7): 外部数据存储器读信号
	19	I	1
			复位: 当晶振在运行中,只要复位管脚出现2个机器周期高电
RST	10	I	平即可复位,内部有扩散电阻连接到Vss,仅需要外接一个电
			容到 Vcc 即可实现上电复位。
			地址锁存使能:在访问外部存储器时,输出脉冲锁存地址的低
			字节,在正常情况下,ALE 输出信号恒定为 1/6 振荡频率,并
ALE/	33	О	可用作外部时钟或定时,注意每次访问外部数据时一个 ALE
PROG			脉冲将被忽略。该脚还可作为 Flash 编程时的编程脉冲输入管
			脚。ALE 可以通过置位 SFR auxililary.0 禁止,置位后 ALE 只
			能在执行 MOVX 指令时被激活。
			程序存储使能:读外部程序存储。当从外部读取程序时,PSEN
PSEN	32	О	每个机器周期被激活两次,在访问外部数据存储器 PSEN 无效,
			访问内部程序存储器时 PSEN 无效。

EA/Vpp	35	I	外部寻址使能/编程电压:在访问整个外部程序存储器时,EA 必须外部置低。如果 EA 为高时,将执行内部程序。当 RST 释 放后 EA 脚的值被锁存,任何时序的改变都将无效。该引脚在 对 FLASH 编程时用于输入编程电压(Vpp)。
XTAL1	21	I	晶体 1:振荡反相放大器输入断和内部时钟发生电路输入端。
XTAL2	20	О	晶体 2:振荡反相放大器输出端

注:为了避免上电时的"latch-up"效应,任意管脚(Vpp 除外)上的电压最大不能高于 Vcc+0.5,最低不能低于 Vss-0.5。

### 附录:

TCL084C 集成电路介绍详见 TCL 集成电路手册第 202 页。

## 数字板板运用集成块芯片介绍

### 附录:

TDA12063H(MCU+VCD+伴音处理)集成电路详见 TCL-MS21 机芯维修手册。 P15V330(TV/PC RGB)信号切换处理集成电路详见 TCL-MS21 机芯维修手册。 MST5C16 数字处理器集成电路详见 TCL-MS21 机芯维修手册。 3.3V 稳压器 UD6/UD17/UD9(1117-3.3V)集成电路详见 TCL-MS21 机芯维修手册。 1.8V 稳压器 UD21/UD22/UD8(1117-1.8V)集成电路详见 TCL-MS21 机芯维修手册。 时钟发生器 UD12(S36380)集成电路详见 TCL-MS21 机芯维修手册。 IIC 总线选择开关 UD20(74BT3257)集成电路详见 TCL-MS21 机芯维修手册。 帧存储器 UD4/UD5(HY57V161620)集成电路详见 TCL-MS21 机芯维修手册。 显示处理 UD10(TDA9330H)集成电路详见 TCL-MS21 机芯维修手册。

# CRT 板板运用集成块芯片介绍

# 第一节 TDA6120Q- -视频输出放大器

#### 一、简介

TDA6120Q 是一个视频输出放大器,它能输出 30MHZ、125VP-P 的视频信号。它一般用于高清晰的显示器中,直接驱动 CRT 的阴极提高视频带宽。

## 二、特点:

- 1、 高的视频带宽 30M、125VP-P:
- 2、 极短的上升时间只需 12.5 чS 就能达到 125 VP-P 值;
- 3、 极低的静电噪声干扰, 当它在 200V 供电时, 噪声的功率为 2.5W;
- 4、最大限度地输出电压;
- 5、微分电压输入。

### 三、引脚功能

引脚	符号	功能
序号		
1	RC-	反相输入 RC 网络
2	VIN-	反相输入电压
3	RC+	正向输入 RC 网络
4	VIN+	正向输入电压
5	IIN	反馈电流输入

6	Vcc	供电压 (12V)
7	OUTM	阴极电流输出
8	GND	接地
9	N. c	空
10	VDD	高的电压输入(20V)
11	N. C	空
12	OUTC	阴极输出
13	OUT	反馈输出

## 四、IC 内部框图

